
PROJETO DE UM OTA CMOS POR MEIO DE UM SISTEMA EVOLUCIONÁRIO INTEGRADO AO SPICE

Rodrigo Alves de Lima Moreto*

Thiago Turcato do Rego*

Antonio P. M. Leme*

Carlos Eduardo Thomaz*

Salvador Pinillos Gimenez*

sgimenez@fei.edu.br

*Centro Universitário da FEI

Av. Humberto de Alencar Castelo Branco, 3972

São Bernardo do Campo, São Paulo

ABSTRACT

OTA Design by Means of an Evolutionary System Integrated to SPICE.

Analog integrated circuits design is a complex task due to the large number of input variables to be determined simultaneously in order to comply with innumerable design features of an analog integrated circuit design. This work describes and implements an evolvable system based on Genetic Algorithms (GA) which was computationally integrated to the simulation program SPICE and has the capability to search for solutions that best comply with the designer specified objectives. The simultaneous evaluation of the input variables allows the proposed system (AGSPICE) to track the changes of these variables along the optimization process and its understanding in a clearer way. Our experimental results with the AGSPICE applied to an Operational Transconductance Amplifier (OTA) CMOS design are compared to the results obtained manually and present compatible solutions to other works available in the related literature.

KEYWORDS: Evolutionary system, integrated circuit project, Genetic Algorithms, CMOS Operational Transconductance Amplifier.

RESUMO

O projeto de circuitos integrados analógicos é uma tarefa complexa devido ao grande número de variáveis de entrada a serem determinadas simultaneamente com o intuito de atender as inúmeras especificações de um projeto de circuito integrado analógico. Este trabalho descreve e implementa um sistema evolucionário baseado em Algoritmos Genéticos (AG) que foi integrado computacionalmente ao simulador de circuitos SPICE e tem a capacidade de buscar soluções que melhor atendam aos objetivos especificados pelo projetista. A avaliação simultânea das variáveis de entrada permite ao sistema proposto (AGSPICE) mapear o comportamento dessas variáveis em função das especificações do projeto ao longo do processo de otimização e o seu entendimento de forma mais clara. Os resultados dos experimentos realizados com o sistema AGSPICE para projeto de um Amplificador Operacional de Transcondutância (OTA) CMOS são comparados com os resultados obtidos manualmente e apresentam soluções compatíveis com aquelas descritas na literatura.

Artigo submetido em 16/05/2011 (Id.: 1336)

Revisado em 19/08/2011, 22/11/2011, 23/02/2012

Aceito sob recomendação do Editor Associado Prof. Jês de Jesus Fiais Cerqueira

PALAVRAS-CHAVE: Sistema evolucionário, projeto de circuito integrado, Algoritmos Genéticos, Amplificador Operacional de Transcondutância CMOS.

1 INTRODUÇÃO

O projeto de circuitos integrados (CIs) analógicos é uma tarefa complexa devido ao grande número de parâmetros de otimização envolvidos, tais como as dimensões dos transistores, dados pela largura (W) e comprimento (L) de canal, a corrente de polarização do circuito (I_{POL}), a tensão de entrada em modo comum de polarização (V_{INPOL}) e também os diferentes objetivos de projeto, tais como o ganho de tensão em malha aberta (A_{V0}), a frequência de ganho de tensão unitário (f_T), a margem de fase (PM), as condições de polarização por tensão e corrente contínuas (DC), a potência total dissipada pelo circuito (P_{TOT}), a área de todos os transistores (AREA), os regimes de operação e inversão dos transistores, a *Slew Rate* (SR), a Razão de Rejeição em Modo Comum (CMRR), entre outros. Existem, de fato, inúmeras soluções possíveis baseadas, por exemplo, nas combinações das dimensões dos transistores e condições de regime de inversão que podem ser identificadas para alcançar um objetivo de projeto específico (Zebulum et. al., 2002). Na prática, a solução de um objetivo de projeto específico depende essencialmente da experiência do projetista (Zebulum et. al., 2002).

Este trabalho descreve e implementa um protótipo computacional baseado na técnica de Inteligência Artificial denominada Algoritmos Genéticos (AG) (Coello et. al., 2007; Goldberg, 1989; Zebulum et. al., 2002) que, programado para se comunicar automaticamente com o simulador de circuitos integrados Spice Opus (Spice Opus, 2009), constitui o sistema evolucionário designado aqui pela sigla AGSPICE. Este sistema permite realizar a otimização dos múltiplos parâmetros e especificações de projeto do amplificador operacional de transcondutância (OTA) de único estágio e única saída, construído com tecnologia CMOS, o qual é um bloco básico analógico importante na implementação de circuitos integrados tanto analógicos como digitais. O processo de busca do AGSPICE, neste caso, se propõe a avaliar sete diferentes objetivos de projeto do OTA ao mesmo tempo: A_{V0} , f_T , PM, tensão de saída DC igual à metade da tensão de alimentação (V_{DD}), ou seja, V_{OUT} sendo igual a $V_{DD}/2$ para permitir a máxima excursão do sinal de saída, P_{TOT} , AREA e todos os transistores do circuito operando na região de saturação.

Há, na literatura afim, outros trabalhos que aplicam AG e outras técnicas de Inteligência Computacional para otimização de circuitos integrados analógicos, tais como (Santini, 2001; Barros et. al., 2005; Wójcikowski et al., 1996; Ando e Iba, 2000; McConaghy et. al., 2009). Por exemplo, o trabalho descrito em (Ando e Iba, 2000) aplica AG no projeto de

filtros complexos, tais como filtros assimétricos, utilizando análise da resposta em frequência para avaliar o circuito. Em (Wójcikowski et al., 1996), um trabalho similar a este é apresentado, onde os autores aplicam AG no projeto de um amplificador operacional de transcondutância, mas com função de avaliação e circuito diferentes. Porém, acredita-se que o presente estudo seja inovador pois utiliza o AG não somente para determinar os melhores parâmetros para objetivos específicos de projeto do OTA, mas também para mapear e compreender o comportamento do processo de busca e otimização de todos os parâmetros de entrada que atendam esses objetivos simultaneamente. Em outras palavras, o sistema AGSPICE proposto mapeia as mudanças das dimensões W e L de todos os transistores do OTA, assim como a corrente de polarização do circuito e a tensão de entrada em modo comum. Este mapeamento permite investigar como estas mudanças afetam o processo de busca dos objetivos de projeto do OTA, quando operando em condições de micropotência, alto ganho de tensão e alta frequência, gerando ao final um conjunto de recomendações de projeto que podem auxiliar o projetista em especificações similares ou futuras.

Na próxima seção, seção 2, descreve-se o Amplificador Operacional de Transcondutância (OTA). Na seção 3, apresenta-se um detalhamento da metodologia empregada e o procedimento utilizado no projeto manual de otimização do OTA. Na seção 4, o sistema AGSPICE proposto e o procedimento de busca utilizado são descritos. Em seguida, nas seções 5 e 6, são apresentados e discutidos os resultados obtidos nos experimentos realizados através do AGSPICE, assim como os resultados obtidos de forma manual, sendo realizada, posteriormente, uma comparação entre os dois métodos. Na seção 7, discute-se algumas possíveis regras de projeto inferidas por este estudo. Por fim, na seção 8, apresenta-se uma conclusão dos resultados e discute-se as possibilidades de desenvolvimento subsequentes dessa pesquisa.

2 CIRCUITO DO OTA CMOS E EQUAÇÕES BÁSICAS

A Figura 1 mostra o circuito elétrico do OTA CMOS utilizado neste trabalho. Os transistores do circuito são do tipo convencional (bulk) e utilizam a tecnologia CMOS de 0,35 μm da AMIS (ON-Semiconductor), disponível no MOSIS Educational Program (MEP) (Mosis, 2009). O terminal de corpo de todos os transistores estão conectados aos seus respectivos terminais de fonte. Por simplicidade, os terminais de corpo não estão representados na Figura 1. Nesta figura, M1, M2, M7, M8, M9 e M10 são nMOSFETs, M3, M4, M5 e M6 são pMOSFETs, C_L é a carga capacitiva, V_{DD} é a tensão de alimentação, GND é o terminal de terra (potencial de referência de 0 V), V_{I+} e V_{I-} são as entradas diferenciais, onde V_{I+} representa o terminal da entrada não inversora e V_{I-} o

As equações (1)-(4) são de primeira ordem e formam a base do projeto que é realizado manualmente, com a finalidade de comparação com os resultados obtidos através do AGSPICE.

Diferentemente do projeto manual, o AGSPICE obtém os resultados do conjunto de possíveis soluções encontradas através do simulador de circuitos integrados Spice Opus (Spice Opus, 2009), para posteriormente serem avaliados através das equações de avaliação (detalhadas na seção 4) com o objetivo de quantificar o grau de adequação dos resultados obtidos pelo simulador.

3 METODOLOGIA DO PROJETO MANUAL

Uma vez que o procedimento de projeto manual está baseado na metodologia do projeto de circuitos integrados analógicos dada por $g_m/I_{DS} \times I_{DS}/(W/L)$ (Silveira et al., 1996), primeiramente deve-se caracterizar a tecnologia a ser utilizada para obtenção dos parâmetros pertinentes e das curvas $g_m/I_{DS} \times I_{DS}/(W/L)$ e $V_A \times L$ (Cortes, 2003).

A tecnologia CMOS de $0,35 \mu\text{m}$ da AMIS (ON-Semiconductor) (Mosis, 2009) é utilizada neste trabalho. Assim, a curva $g_m/I_{DS} \times I_{DS}/(W/L)$ foi obtida através de simulações no simulador de circuitos Spice Opus (Spice Opus, 2009), utilizando o modelo BSIM3 versão 3.1 disponibilizado pelo MOSIS (Mosis, 2009) do referido fabricante. Estes parâmetros, fornecidos pelo MOSIS, foram adequados para serem utilizados no simulador Spice Opus (Spice Opus, 2009) através do manual deste software (Tuma e Búrmen, 2009). Por exemplo, o parâmetro LEVEL (nível) varia de acordo com o fabricante do simulador SPICE, que no caso deste simulador deve ser definido como nível 53. Para a obtenção dessa curva foi seguido um procedimento similar ao descrito em (Cortes, 2003).

O parâmetro Tensão Early (V_A) é essencial para o projeto analógico CMOS, pois os estágios de ganho de um amplificador CMOS dependem deste parâmetro. Este parâmetro depende do efeito da modulação do comprimento efetivo de canal. Este efeito é caracterizado pela diminuição do comprimento de canal, com o aumento da tensão entre dreno e fonte (V_{DS}) na região de saturação, ou seja, o efeito em que a corrente entre dreno e fonte (I_{DS}) aumenta lentamente em função do aumento de V_{DS} . Desta forma, pode-se obter o valor de V_A a partir da curva $I_{DS} \times V_{DS}$ do transistor MOS, através do prolongamento da curva $I_{DS} \times V_{DS}$ na região de saturação até encontrar o eixo de V_{DS} . Portanto, para a obtenção dos valores de V_A para a tecnologia CMOS de $0,35 \mu\text{m}$ da AMIS (ON-Semiconductor) (Mosis, 2009) foi seguido um procedimento similar ao descrito em (Cortes, 2003).

Como é aplicada uma tensão de entrada em modo comum (V_{CM}) para polarização do circuito, a tensão DC aplicada às entradas diferenciais V_{I+} e V_{I-} são exatamente iguais e as correntes I_{DS1} (M1) e I_{DS2} (M2) terão o mesmo valor e cada qual a metade da intensidade de I_O , em primeira aproximação. O valor de I_O é equivalente a $B_{9,10} \cdot I_{POL}$, onde $B_{9,10}$ é o fator de ganho do espelho de corrente formado pelos transistores M9 e M10. Os espelhos de corrente formados pelos pares M4–M6 e M3–M5 espelham a corrente do par diferencial para os transistores de saída (M5–M6 e M7–M8), com um fator de ganho $B_{4,6}$ (ou $B_{3,5}$), ou seja, $I_{DS6} = B_{4,6} \cdot I_{DS2}$ e $I_{DS5} = B_{3,5} \cdot I_{DS1}$. Considerando a simetria do circuito, $I_{DS1} = I_{DS2}$, $I_{DS5} = I_{DS6}$ e $B_{3,5} = B_{4,6}$, então a corrente de cada transistor do par diferencial será representada por $I_{DS1,2}$ e a corrente do par de transistores do estágio de saída M5–M6, por $I_{DS5,6}$. Uma vez que M7 está em série com M5 e M8 está em série com M6, $I_{DS7,8} = I_{DS5,6}$. Além disso, o par M7–M8, em espelho de corrente, é assumido casado, ou seja, $B_{7,8}$ é considerado igual a 1 para preservar a simetria do circuito.

Com as equações básicas do circuito e os parâmetros da tecnologia a ser utilizada devidamente caracterizados, o projetista deve fornecer os objetivos e dados de projeto, tais como A_{V0} ; f_T ; PM; $B_{4,6}$; $B_{9,10}$; potência total dissipada (P_{TOT}) e a tensão de alimentação (V_{DD}). Então, a metodologia do projeto manual é realizada conforme o fluxograma da Figura 2, podendo ser utilizada para o dimensionamento de todos os transistores do circuito do OTA (M1 a M10).

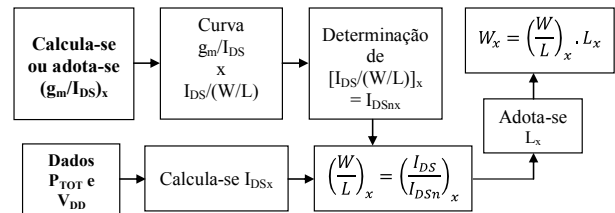


Figura 2: Fluxograma do projeto manual.

Inicialmente calcula-se, quando possível, ou adota-se o valor do parâmetro $(g_m/I_{DS})_x$ de um determinado transistor transistor M_x do circuito do OTA, $x \in [1, 10]$. Obtido o valor $(g_m/I_{DS})_x$ de um determinado transistor M_x do OTA, a correspondente corrente entre dreno e fonte normalizada em função de W/L (I_{DSnx}), equivalente a $[I_{DS}/(W/L)]_x$, pode ser obtida através da curva $g_m/I_{DS} \times I_{DS}/(W/L)$, conforme o fluxograma da Figura 2. Com a corrente entre dreno e fonte de um determinado transistor (I_{DSx}), calculada a partir dos dados e objetivos de projeto e a respectiva corrente normalizada (I_{DSnx}), a razão de aspecto $[(W/L)_x]$ pode ser calculada conforme o fluxograma. A largura de canal de um determinado transistor (W_x) pode ser obtida multiplicando

a razão de aspecto pelo comprimento de canal adotado pelo projetista (L_x), conforme indicado no fluxograma.

A etapa de dimensionamento dos transistores (primeira tentativa) baseada na metodologia $g_m/I_{DS} \times I_{DS}/(W/L)$ e nas equações básicas do circuito de primeira ordem é então realizada. Os resultados obtidos devem ser avaliados pelo SPICE procedendo-se interativa e repetitivamente com o simulador até que as especificações de projeto possam ser alcançadas. Esse processo é lento, pois o projetista geralmente ajusta um único parâmetro do circuito em cada nova tentativa de simulação no SPICE, para então reavaliar os resultados obtidos. Caso os resultados não sejam satisfatórios, devem ser alterados valores de g_m/I_{DS} ; $B_{4,6}$; $B_{9,10}$; W e L a fim de realizar uma nova interação com o simulador SPICE na tentativa de obter soluções satisfatórias para todos os objetivos de projeto. Considerando que existem diversas especificações de projeto concorrentes, o ajuste adequado de uma determinada especificação de projeto acarreta em prejuízo de outras especificações, de forma que o ajuste do conjunto das variáveis de entrada do circuito para obter um bom compromisso entre diversas especificações de projeto também demanda muita experiência do projetista.

4 METODOLOGIA EVOLUCIONÁRIA

O objetivo deste trabalho é estudar e investigar a aplicação de um sistema evolucionário baseado em Algoritmos Genéticos (AG), integrado computacionalmente ao simulador de circuitos SPICE e denominado aqui de AGSPICE, para o processo de busca de soluções plausíveis para diversas especificações de projeto de um circuito integrado analógico denominado Amplificador Operacional de Transcondutância (OTA) de único estágio e única saída. Durante este processo, as variáveis livres de projeto, tais como as dimensões de largura (W) e comprimento de canal (L) dos MOSFETs, a corrente de polarização (I_{POL}) e a tensão de entrada em modo comum para polarização do circuito (V_{INPOL}) são mapeadas e as especificações de projeto, tais como o ganho de tensão em malha aberta (A_{V0}), a frequência de ganho de tensão unitário (f_T), a margem de fase (PM), a potência total dissipada (P_{TOT}) e a área total de todos os transistores do circuito ($AREA$) são monitoradas.

São dados de entrada para o AGSPICE: dados de projeto como o valor da tensão de alimentação (V_{DD}), a capacitância de carga (C_L), as especificações de projeto e as restrições de projeto, tais como as larguras de canal mínimas e máximas dos transistores (W_{xmin} e W_{xmax}), os comprimentos de canal mínimos e máximos dos transistores (L_{xmin} e L_{xmax}), as correntes de polarização mínima e máxima (I_{POLmin} e I_{POLmax}) e as tensões de entrada em modo comum mínima e máxima ($V_{INPOLmin}$ e $V_{INPOLmax}$). São considerados também dados da tecnologia dos transistores do OTA (parâ-

metros do simulador de circuitos SPICE). Estes dados são pré-estabelecidos pelo projetista, conforme ilustrado na Figura 3.

A Figura 4 ilustra o fluxograma de execução do AGSPICE, onde são detalhados os processos que o compõem. O simulador SPICE atua gerando os resultados das simulações das soluções potenciais geradas pelo algoritmo genético para posteriormente serem avaliados pelo AGSPICE, conforme mostra a Figura 3. O fluxograma da Figura 4 mostra os blocos de atuação do simulador SPICE, destacados com linha tracejada vermelha.

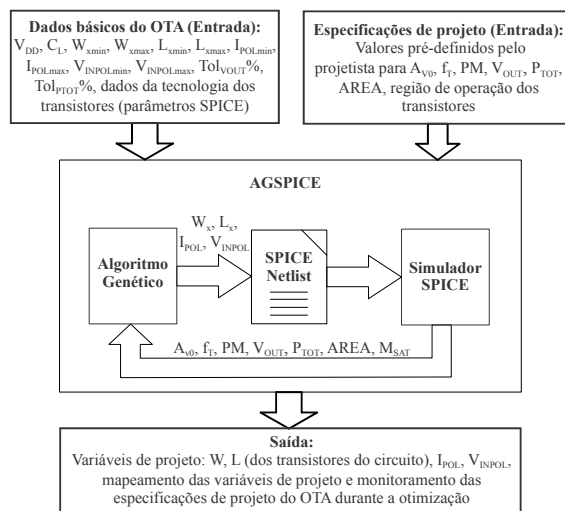


Figura 3: Diagrama simplificado dos dados de entrada e saída do AGSPICE.

O AGSPICE empregado nos experimentos realiza a busca em duas etapas, a etapa DC e a etapa AC. A etapa DC permite aumentar a velocidade de busca do AGSPICE. Este procedimento é baseado na técnica que é utilizada para fazer a análise da resposta em frequência de um amplificador por um projetista de CI analógico, ou seja, primeiro realiza-se a etapa DC para depois ser realizada a etapa AC (análise de pequenos sinais). A etapa AC no AGSPICE é definida como o processo de busca de soluções no qual são avaliados todos os objetivos de projeto. A evolução da etapa DC ocorre de maneira similar à etapa AC. A única diferença é que na etapa DC somente são avaliados os objetivos relacionados ao ponto de operação do OTA, ou seja, $V_{OUT} = V_{DD}/2$, P_{TOT} , $AREA$ e todos os transistores do circuito operando na região de saturação. Dessa forma, a etapa DC é representada de forma simplificada no fluxograma da Figura 4.

O processamento do AGSPICE ocorre da seguinte forma: inicialmente gera-se soluções DC, representadas por W_x , L_x , I_{POL} e V_{INPOL} , $x \in [1, 10]$, que são as variáveis de entrada (variáveis livres) do circuito, através dos operadores ge-

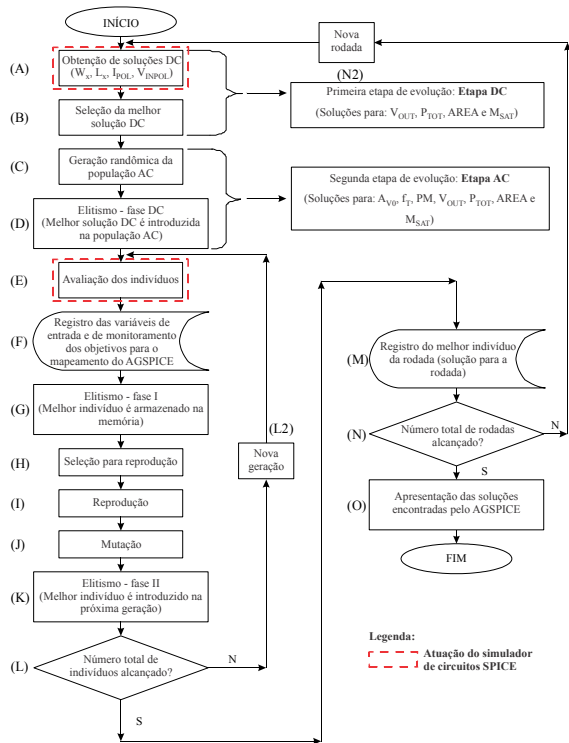


Figura 4: Fluxograma do AGSPICE.

néticos de seleção, reprodução e mutação (de forma análoga à etapa AC), conforme indicado no processo (A) do fluxograma (Figura 4), sendo que o número de soluções DC apresentadas ao final deste processo é igual ao número de rodadas DC, configurado no programa AGSPICE. Então, o sistema evolucionário seleciona a melhor solução DC gerada na etapa anterior, conforme indicado no processo (B) do fluxograma. Inicia-se, então, a etapa AC com uma população gerada com valores randômicos, conforme indicado no processo (C) do fluxograma.

O passo seguinte é a etapa do elitismo DC. Nesta etapa, a melhor solução DC do OTA, selecionada no processo (B), substitui um indivíduo da população AC inicial, o qual é sorteado aleatoriamente, conforme indicado no processo (D) do fluxograma. A etapa do elitismo DC é ilustrada na Figura 5. A representação das soluções (cromossomas) no AGSPICE é detalhada na Figura 6.

Com a população AC inicial gerada, os valores de W_x , L_x , I_{POL} e V_{INPOL} de cada indivíduo são incluídos em arquivos *netlist* do Spice Opus (Spice Opus, 2009). *Netlist* é um arquivo texto que contém a descrição do circuito do OTA, juntamente com os parâmetros dos nMOSFETs e pMOSFETs do modelo BSIM3 versão 3.1 disponibilizado pelo MOSIS (Mosis, 2009), para a tecnologia CMOS de 0,35 μm da

AMIS (ON-Semiconductor). Dessa forma, o AGSPICE cria um arquivo *netlist* com as variáveis de entrada do circuito para cada indivíduo dessa população, juntamente com V_{DD} e C_L , configurados pelo projetista no programa AGSPICE, os quais são mantidos fixos durante o processo de busca. Então são realizadas simulações no simulador Spice Opus (Spice Opus, 2009), para cada indivíduo da população. Com os resultados gerados através do simulador, cada indivíduo é avaliado por meio de equações de avaliação (definidas mais adiante), conforme indicado no processo (E) do fluxograma.

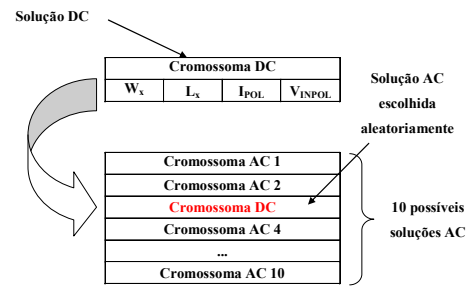


Figura 5: Elitismo DC.

As variáveis de entrada e de monitoramento das especificações de projeto, tais como A_{V0} , f_T , PM , V_{OUT} , P_{TOT} e $AREA$ correspondente ao indivíduo com o maior valor de avaliação, obtido na etapa anterior, são registradas em arquivo com a finalidade de realizar o mapeamento do processo de otimização do AGSPICE, conforme indicado no processo (F) do fluxograma.

Na próxima etapa, ocorre a primeira fase do elitismo, indicado no processo (G) do fluxograma, em que o melhor indivíduo avaliado é armazenado na memória para ser utilizado futuramente.

Em seguida, o processo de seleção é realizado, conforme indicado no processo (H) do fluxograma. Este processo seleciona pares de indivíduos, que são usados no processo de reprodução (*crossover*). Os indivíduos são selecionados através do método da roleta (Coello et. al., 2007; Goldberg, 1989). Neste método, as soluções com melhores avaliações possuem maiores chances de serem selecionadas para reprodução que as outras. Embora os indivíduos com melhores valores de avaliação tenham maior probabilidade de serem escolhidos, os indivíduos com menores valores de avaliação também podem ser escolhidos, garantindo a diversidade de soluções apresentadas pelo AGSPICE.

Na etapa da reprodução do sistema evolucionário, indicada no processo (I) do fluxograma, grupos de *bits* dos genes W_x , L_x , I_{POL} e V_{INPOL} dos indivíduos selecionados são trocados utilizando o *crossover* de um ponto (Coello et. al., 2007; Zebulum et. al., 2002; Goldberg, 1989). A taxa do processo

de reprodução (taxa de *crossover*) é um parâmetro de entrada do algoritmo e deve ser selecionado pelo projetista no programa AGSPICE, sendo utilizada uma faixa de 65% a 70% para este parâmetro nos projetos realizados. Então, ocorre a mutação de alguns indivíduos, conforme indicado no processo (J) do fluxograma. Como a representação do cromossoma é realizada em números binários, a etapa da mutação essencialmente inverte alguns *bits* que compõem os genes W_x , L_x , I_{POL} e V_{INPOL} . Analogamente à taxa de *crossover*, a taxa de mutação também é um parâmetro de entrada e deve ser configurado pelo projetista no programa AGSPICE, sendo utilizada uma taxa de 3% em todos os projetos realizados neste trabalho.

Após as etapas de seleção, reprodução e mutação, uma nova geração é criada. A fim de garantir que esta nova população gerada tenha avaliação no mínimo igual à geração anterior aplica-se a segunda etapa do elitismo, indicada no processo (K) do fluxograma, em que o sistema evolucionário escolhe aleatoriamente um indivíduo desta nova geração, substituindo pelo indivíduo com o melhor valor de avaliação da geração anterior.

O AGSPICE continua processando novas gerações até alcançar o número total de indivíduos definido pelo projetista, conforme indicado nos processos (L) e (L2) do fluxograma. O número total de indivíduos é um parâmetro de entrada do AGSPICE e representa o total de indivíduos que deve ser gerado pelo algoritmo, considerando que cada geração cria N novos indivíduos, ou seja, uma nova população. No final, uma rodada do algoritmo é finalizada e a melhor solução encontrada representa a melhor solução do AGSPICE para esta rodada particular. A solução e os resultados de desempenho obtidos para a rodada são, então, registrados em arquivo, conforme indicado no processo (M) do fluxograma. Uma nova rodada significa começar o processo de evolução do AGSPICE novamente, ou seja, inicia-se uma nova etapa DC e, em seguida, uma nova etapa AC é iniciada com uma população gerada randomicamente, conforme indicado nos processos (N) e (N2) do fluxograma. O projetista deve escolher o número de rodadas e, quanto maior for o número de rodadas, maior será o número de possíveis soluções apresentadas no final do processo de busca do AGSPICE, indicado no processo (O) do fluxograma.

No AGSPICE todas as possíveis soluções do projeto do OTA estão codificadas em estruturas chamadas cromossomas. Dentro de cada cromossoma estão localizados os genes, sendo que cada gene codifica uma variável de projeto. Dessa forma, os genes do cromossoma codificam as dimensões de todos os transistores, a corrente e a tensão de polarização do circuito do OTA. A Figura 6 mostra a representação do cromossoma das soluções potenciais do AGSPICE. Todos os genes alelos W_x , L_x , I_{POL} e V_{INPOL} , $x \in [1, 10]$, são

números binários. Cada um destes genes possui um determinado número de *bits* especificado em função da faixa de números reais que representam e também da precisão desejada para a grandeza correspondente. Uma vez que $M1=M2$, $M3=M4$, $M5=M6$ e $M7=M8$, os alelos de número ímpar das dimensões W e L destes transistores não foram incluídos no cromossoma, pois são iguais aos respectivos alelos de número par devido à simetria do circuito. É importante notar que os transistores M9 e M10, que formam o espelho de corrente que polariza o par diferencial, não são casados. Dessa forma, as dimensões W e L destes transistores podem variar livremente durante o processo de busca para atender os múltiplos objetivos do OTA.

Quando o valor do ganho do espelho de corrente pMOSFET ($B_{4,6}$), assim como o ganho do espelho nMOSFET da fonte de corrente ($B_{9,10}$) são unitários, ou seja, $B_{4,6} = B_{9,10} = 1$, dados P_{TOT} e V_{DD} , temos uma corrente de polarização fixa igual a 1/3 do valor da corrente total drenada pelo circuito (I_{TOT}). Como os valores de $B_{4,6}$ e $B_{9,10}$ não são pré-fixados pode-se obter valores maiores ou menores que este valor de referência para I_{POL} . A faixa de valores assumida pelo gene I_{POL} pode ser estimada com base na potência dissipada pelo circuito, com valores em torno de $I_{TOT}/3$, podendo ser adotado o valor de I_{POLmin} menor e o valor de I_{POLmax} maior que este valor de referência, a fim de possibilitar que os valores de $B_{4,6}$ e de $B_{9,10}$ sejam maiores ou menores do que 1, no processo de busca dos múltiplos objetivos do OTA pelo AGSPICE.

O gene V_{INPOL} foi incluído no cromossoma do AGSPICE, podendo variar de uma faixa de 0,7 V (aproximadamente a tensão de limiar do transistor nMOSFET) até V_{DD} (tensão de alimentação do circuito), a fim de garantir que todos os transistores do circuito do OTA operem na região de saturação, especialmente o transistor da fonte de corrente M10 (Allen e Holberg, 2002).

Cromossoma					
W_2	W_4	W_6	W_8	W_9	W_{10}
L_2	L_4	L_6	L_8	L_9	L_{10}
I_{POL}					
V_{INPOL}					

Figura 6: Representação do Cromossoma do AGSPICE.

O número de *bits* dos genes W_x , L_x , I_{POL} e V_{INPOL} são calculados conforme mostra a equação (5), onde y_{Rmax} e y_{Rmin} representam os valores máximo e mínimo, respectivamente, de uma grandeza representada no cromossoma, por exemplo W_{xmax} e W_{xmin} , onde W_{xmax} e W_{xmin} representam o valor máximo e o valor mínimo, respectivamente, da largura de canal de um MOSFET M_x do circuito do OTA, x

$\in [1, 10]$, especificados no programa AGSPICE em [μm] e P é a precisão desejada, por exemplo 0,01 μm :

$$n = \frac{\log \left[\frac{(y_{R_{max}} - y_{R_{min}})}{P} + 1 \right]}{\log(2)}. \quad (5)$$

Neste trabalho, é realizada uma busca por soluções que atendam a objetivos pré-estabelecidos pelo projetista. Por esta razão a função de avaliação do AGSPICE deve retornar um índice de afinidade entre o valor obtido pelo indivíduo e o valor objetivado pelo projetista. Dessa maneira, o valor de avaliação para a solução do problema no AGSPICE será esse índice de afinidade, priorizando soluções que se aproximem mais dos objetivos pré-estabelecidos pelo projetista.

Para solucionar esse problema é necessária uma função monotonicamente decrescente, de maneira a avaliar os indivíduos (soluções) do AGSPICE de forma gradual, tendo como valor máximo de avaliação soluções que atendam plenamente os objetivos pré-estabelecidos pelo projetista (Rego et al., 2009). Assim, uma função Gaussiana é empregada na avaliação de cada uma das seis seguintes especificações de projeto consideradas aqui: A_{V0} , f_T , PM, V_{OUT} , P_{TOT} , AREA. Porém para a avaliação da região de operação dos transistores do circuito é utilizada uma função do tipo de grau.

A função Gaussiana retorna um valor de avaliação entre 0 e 100, sendo que quanto mais próximo de 100 for o resultado da avaliação, maior é a proximidade entre o valor obtido pelo indivíduo e o valor objetivado pelo projetista. A equação geral de avaliação dos objetivos é definida da seguinte maneira (Rego et al., 2009):

$$\text{Eval}(\text{Obj}(i)) = 100 \cdot \exp \left(-\frac{\text{DesvioRelativo}^2}{2 \cdot \sigma^2} \right), \quad (6)$$

onde:

$$\text{Desvio Relativo} = \left(\frac{\text{Obj}(i) - \text{Obj_Des}}{\text{Obj_Des}} \right), \quad (7)$$

$\text{Eval}(\text{Obj}(i))$ representa o valor de avaliação obtido por um indivíduo com relação a um determinado objetivo (A_{V0} , f_T , PM, etc.); $\text{Obj}(i)$ representa o valor de um objetivo obtido por um determinado indivíduo i do AGSPICE; Obj_Des representa o valor desejado de um determinado objetivo estabelecido pelo projetista e σ^2 é a variância da curva Gaussiana. A variância modifica o espalhamento desta curva e, no caso deste trabalho, essa variável pode ser configurada no

programa AGSPICE a critério do projetista. Esse valor pode ser ajustado experimentalmente por uma análise de desempenho do AGSPICE, através da análise do tempo de convergência do sistema na busca de soluções satisfatórias e também da proximidade das soluções obtidas em relação ao objetivo.

Na equação de avaliação (6), observa-se que no numerador da exponencial decrescente é calculado o quadrado do *desvio relativo* entre o valor obtido para um determinado objetivo e o valor desejado para este objetivo, em vez de ser calculado o quadrado do desvio absoluto, em que os valores obtidos e desejados seriam subtraídos diretamente. O significado dessa operação é a normalização dos valores objetivo e obtido pelo indivíduo, independentemente de sua grandeza.

Para as especificações de A_{V0} , f_T , PM, V_{OUT} , P_{TOT} e AREA, onde AREA é o valor da somatória do produto $W \times L$ de todos os transistores do circuito, as funções de avaliação correspondentes são definidas pelas equações (6) e (7).

No programa AGSPICE, foram adotadas restrições de valores para as faixas de valores admissíveis para a tensão de saída DC (V_{OUT}) e para a potência dissipada (P_{TOT}), com valores na faixa de $V_{DD}/2 \pm 5\%$ e $P_{TOT} \pm 20\%$, ou seja, foi admitida uma tolerância de 5% para V_{OUT} e 20% para P_{TOT} . Esses valores de tolerância são parâmetros de entrada ajustados no AGSPICE. Estas restrições são aplicadas nas funções de avaliação correspondentes a estes objetivos, no sentido de penalizar as soluções que apresentam valores fora dessas faixas de tolerância especificadas com valores iguais a zero.

Por último, se um determinado transistor do circuito do OTA, designado genericamente por M_x , estiver operando na região de saturação:

$$M_{x(SAT)}(i) = 10, x \in [1, 10] \quad (8)$$

caso contrário, o transistor estiver operando na região de triodo:

$$M_{x(SAT)}(i) = 0, x \in [1, 10] \quad (9)$$

assim, avalia-se a região de operação de todos os transistores do circuito da seguinte forma:

$$\text{Eval}(M_{SAT}(i)) = \sum_{x=1}^{10} M_{x(SAT)}(i), \quad (10)$$

onde $\text{Eval}(M_{SAT}(i))$ é o valor de avaliação obtido por um indivíduo, com relação à região de operação de todos os transistores do circuito (M1 a M10); $M_{x(SAT)}(i)$ representa a re-

ção de operação de um determinado transistor do circuito ($x \in [1, 10]$), para um determinado indivíduo i do AGSPICE, relacionada pelas equações (8) e (9).

A função de avaliação global da solução, ou função de avaliação dos múltiplos objetivos de um indivíduo i [$Eval_{AG}(i)$], é a soma ponderada das funções de avaliação de todas as especificações de projeto consideradas, ou seja:

$$\begin{aligned}
 Eval_{AG}(i) = & P_{AV0} \cdot Eval(AV_0(i)) + \\
 & + P_{fT} \cdot Eval(f_T(i)) + \\
 & + P_{PM} \cdot Eval(PM(i)) + \\
 & + P_{VOUT} \cdot Eval(V_{OUT}(i)) + \\
 & + P_{PTOT} \cdot Eval(P_{TOT}(i)) + \\
 & + P_{AREA} \cdot Eval(AREA(i)) + \\
 & + P_{MSAT} \cdot Eval(M_{SAT}(i)),
 \end{aligned} \quad (11)$$

onde $Eval_{AG}(i)$ é a avaliação dos múltiplos objetivos de um indivíduo i da população do AGSPICE e P_{AV0} , P_{fT} , P_{PM} , P_{VOUT} , P_{PTOT} , P_{AREA} , P_{MSAT} são, respectivamente, os pesos atribuídos pelo projetista para AV_0 , f_T , PM , V_{OUT} , P_{TOT} , $AREA$ e M_{SAT} , sendo que a soma de todos os pesos deve totalizar 100%.

Portanto, o AGSPICE realizará a busca das melhores soluções através dos maiores valores da função de avaliação, dada pela equação (11), que tentam atender aos valores pré-definidos para cada uma das sete especificações do OTA estabelecidas neste trabalho.

5 EXPERIMENTOS

Para os testes experimentais, a metodologia descrita na seção 4 foi desenvolvida em linguagem C++ (Microsoft Visual Studio, 2008). A execução do código compilado foi realizado em uma máquina de arquitetura IBM-PC, equipada com processador AMD Athlon(tm) 64 3000+ com 2,00 GHz de clock e 1,5 GB de memória RAM instalada. O sistema operacional utilizado foi o Windows 7 Ultimate (64 bits). A Figura 7 mostra a visualização de um processo de busca em tempo real na janela principal do AGSPICE.

Com o objetivo de mapear as dimensões W e L , a corrente de polarização (I_{POL}), a tensão de entrada em modo comum (V_{INPOL}) e ainda monitorar a evolução dos diferentes objetivos de projeto para o OTA durante o processamento do AGSPICE, quatro modos de operação são investigados, sendo denominados: Micropotência1, Micropotência2, HG e HF.

O OTA Micropotência1 opera em micropotência, com ganho de tensão mediano e com baixa frequência de ganho unitário em comparação aos demais OTAs. O OTA Micropotência2 opera em micropotência, com alto ganho de tensão e com

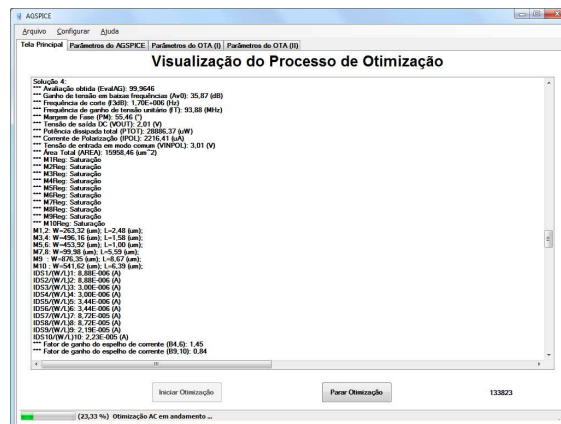


Figura 7: Ilustração da janela principal do AGSPICE.

baixa frequência de ganho unitário em comparação aos demais OTAs. O OTA HG opera em média potência, com alto ganho de tensão e com média frequência de ganho unitário em comparação aos demais OTAs analisados. E, por último, o amplificador HF opera em alta potência, com baixo ganho de tensão e com alta frequência de ganho unitário em relação aos demais OTAs aqui estudados. Esses modos e suas características são descritos na Tabela 1, itens (a) e (b). Os amplificadores Micropotência1, HG e HF foram adaptados de (Eggermont et al., 1996; Gimenez et al., 2003, 2005, 2006) e o OTA Micropotência2 foi adaptado de (Zebulum et. al., 2002).

Faz-se necessário destacar que como o modo Micropotência2 foi inserido neste trabalho para verificar a efetividade do programa AGSPICE na busca de soluções de projeto, pois o ganho de tensão objetivo deste modo é muito maior que o valor possibilitado pelas tecnologia, topologia e restrições de projeto consideradas, o projeto realizado manualmente, baseado nas equações básicas do OTA de primeira ordem, foi realizado somente para os amplificadores Micropotência1, HG e HF.

A faixa de valores de W_x , L_x , I_{POL} , V_{INPOL} e demais restrições do AGSPICE foram limitados dentro das faixas especificadas como mostra a Tabela 2, a fim de limitar o espaço de busca de soluções do AGSPICE e evitar soluções impraticáveis (como por exemplo, dimensões menores que as dimensões mínimas da tecnologia investigada ou dimensões extremamente grandes).

A faixa de valores assumida pelo parâmetro I_{POL} pode ser estimada com base na potência dissipada pelo circuito, com valores em torno de $I_{TOT}/3$, conforme detalhado na seção 4 anterior.

Tabela 1: Objetivos desejados para os OTAs intitulados de Micropotência1 e Micropotência2 (a); Alto Ganho (HG) e Alta Frequência (HF) (b).

(a)

Especificações de projeto	Micropotência1	Micropotência2
C_L	10 pF (fixo)	3 pF (fixo)
V_{DD}	2,5 (V) (fixo)	3 (V) (fixo)
A_{v0}	44 (dB)	80 (dB)
f_T	0,35 (MHz)	0,20 (MHz)
Margem de Fase (PM)	87°	70°
V_{OUT}	$V_{DD}/2$ (1,25 V)	$V_{DD}/2$ (1,5 V)
Potência Dissipada (P_{TOT})	5 (μ W)	10 (μ W)
Área	9500 μ m ²	5000 μ m ²
Tecnologia	CMOS (0,35 μ m)	CMOS (0,35 μ m)

(b)

Especificações de projeto	Alto Ganho (HG)	Alta Frequência (HF)
C_L	10 pF (fixo)	10 pF (fixo)
V_{DD}	3 (V) (fixo)	4 (V) (fixo)
A_{v0}	65 (dB)	35 (dB)
f_T	1,8 (MHz)	93 (MHz)
Margem de Fase (PM)	66°	55°
V_{OUT}	$V_{DD}/2$ (1,5 V)	$V_{DD}/2$ (2 V)
Potência Dissipada (P_{TOT})	100 (μ W)	29000 (μ W)
Área	96000 μ m ²	82800 μ m ²
Tecnologia	CMOS (0,35 μ m)	CMOS (0,35 μ m)

O parâmetro V_{INPOL} varia de uma faixa de 0,7 V (aproximadamente a tensão de limiar do transistor nMOSFET) até V_{DD} a fim de garantir que todos os transistores do circuito do OTA operem na região de saturação, especialmente o transistor da fonte de corrente M10 (Allen e Holberg, 2002).

As especificações de projeto e as configurações dos parâmetros do AGSPICE são necessárias para a execução da busca dos objetivos dos OTAs. É importante ressaltar que a maioria dos parâmetros variam de um projeto para o outro. Por exemplo, os valores dos pesos adotados para os objetivos em cada projeto dependem dos objetivos que devem ser priorizados em cada projeto, em detrimento dos demais objetivos. Assim, para os modos Micropotência1 e Micropotência2 deve-se priorizar a potência dissipada, para o modo HG deve-se priorizar o ganho de tensão e para o modo HF deve-se priorizar a frequência de ganho de tensão unitário. Porém, os valores dos pesos dos objetivos em um determinado projeto foram determinados de forma experimental, de forma a obter o melhor compromisso entre todos os objetivos do projeto. Além disso, existem objetivos que são mais fáceis de serem obtidos que outros. Por exemplo, P_{AREA} e P_{MSAT} são baixos em todos os projetos (no máximo 10%), embora sejam obtidas soluções satisfatórias para praticamente todas as soluções obtidas.

A Tabela 3 mostra os valores dos pesos atribuídos a cada objetivo de projeto no programa AGSPICE para realizar o projeto dos OTAs Micropotência1, Micropotência2, HG e HF.

Tabela 2: Restrições de projeto utilizadas no processo de busca do OTA Micropotência1.

Restrição de projeto	Valor	Unidade
W_{xmin}	1	μ m
W_{xmax}	1000	μ m
L_{xmin}	1	μ m
L_{xmax}	20	μ m
I_{POLmin}	0,01	μ A
I_{POLmax}	1	μ A
$V_{INPOLmin}$	0,7	V
$V_{INPOLmax}$	2,5	V
Faixa de tolerância de V_{OUT}	5	%
Faixa de tolerância de P_{TOT}	20	%

Tabela 3: Pesos atribuídos a cada objetivo de projeto para o projeto dos OTAs Micropotência1, Micropotência2, HG e HF.

Parâmetro	Micropotência1	Micropotência2	HG	HF	Unidade
Peso Eval(A_{v0})	2	25	20	1	%
Peso Eval(f_T)	26	10	20	31	%
Peso Eval(PM)	15	30	30	29	%
Peso Eval(V_{OUT})	25	10	15	16	%
Peso Eval(P_{TOT})	24	10	10	15	%
Peso Eval(Area)	5	10	0	0	%
Peso Eval(M_{SAT})	3	5	5	8	%

O valor do parâmetro sigma das curvas de avaliação gaussianas (σ) foi ajustado com o valor de 0,3 no AGSPICE em todos os projetos realizados.

O tamanho da população e o número total de indivíduos são parâmetros de entrada do AGSPICE ajustados também experimentalmente. Inicialmente havia sido adotado uma população de 100 indivíduos e um número total de 100.000 indivíduos. Então o tamanho da população foi reduzido para 75 indivíduos e um total de 75.000 indivíduos. Logo após, o tamanho da população foi reduzido para 50 indivíduos e um total de 50.000 indivíduos, sempre mantendo o número total de 1.000 gerações e 20 rodadas. Dessa forma, o tamanho da população foi sendo gradativamente reduzido até que foi adotado um número reduzido de 10 indivíduos e um total de 10.000 indivíduos em todos os experimentos dos OTAs projetados, pois foi observado, durante o procedimento de ajuste do tamanho da população, que a população de 10 indivíduos permitiu ao AGSPICE produzir soluções com valores de avaliação tão altos quanto a população de 100 indivíduos. Então optou-se por adotar uma população de 10 indivíduos, de forma a priorizar a análise do circuito em relação ao tempo de simulação.

De forma a obter 10 soluções que atendam todos os requisitos mencionados na Tabela 1, com um desvio máximo de 20%, foram realizadas de 20 a 40 rodadas, dependendo da dificuldade de obtenção das soluções do OTA projetado. Adicionalmente, o tempo do processo de busca do AGSPICE por rodada, ou seja, o tempo total do processo de busca normalizado em função do número de rodadas, necessário para

obtenção das soluções de cada modo de operação analisado, é mostrado na Tabela 4. Nota-se que o tempo de busca é factível e promissor, pois utilizou-se uma máquina de configuração básica e arquitetura IBM-PC, conforme descrito no início desta seção.

Tabela 4: Tempo do processo de busca do AGSPICE por rodada para cada modo de operação.

Modo	Tempo de busca do AGSPICE por rodada
Micropotência1	1 hora e 3 minutos
Micropotência2	43 minutos
HG	1 hora e 1 minuto
HF	34 minutos

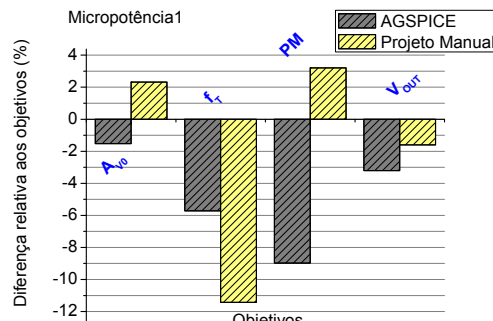
6 RESULTADOS

Os gráficos de barras das Figuras 8, 9 e 10 mostram as diferenças dos resultados de desempenho obtidos pelo AGSPICE e pelo projeto manual em relação aos objetivos de projeto estabelecidos. Os resultados apresentados pelo AGSPICE são aqueles que alcançaram o melhor desempenho dentre todas as rodadas.

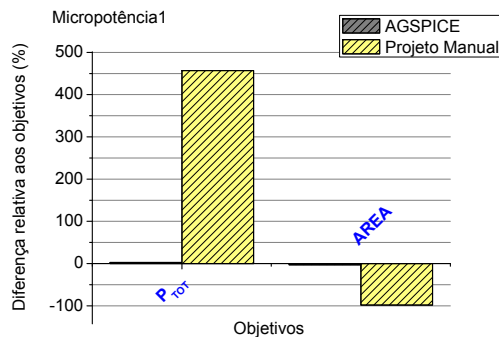
No caso do modo Micropotência1, o AGSPICE obteve, em relação ao projeto manual, um menor A_{V0} , uma maior f_T , uma menor margem de fase, um pior V_{OUT} , pois a diferença em relação a $V_{DD}/2$ é maior e uma área significativamente maior. Porém o projeto manual obteve potência dissipada muito acima do valor desejado, mais de 450%, enquanto que o AGSPICE obteve potência dissipada apenas 2,6% acima do valor desejado [Figuras 8(a) e 8(b)].

No caso do modo HG, o AGSPICE obteve, em relação ao projeto manual, um menor A_{V0} , uma maior f_T , uma maior margem de fase, similar valor para a tensão de saída DC, uma maior área e uma maior potência dissipada. Como o projeto manual e o AGSPICE obtiveram exatamente o valor desejado para V_{OUT} ($V_{DD}/2$), a diferença em relação ao valor objetivo é igual a zero e assim estas barras não aparecem no gráfico da Figura 9(a). Nesse caso, a grande dificuldade do projeto manual é a obtenção de uma margem de fase adequada, uma vez que a margem de fase do OTA HG no projeto manual resultou mais de 50% abaixo do valor desejado, enquanto que o AGSPICE obteve uma margem de fase muito próxima do valor objetivo, nesse caso, um valor apenas 0,76% acima do valor desejado [Figuras 9(a) e 9(b)].

No caso do modo HF, o AGSPICE obteve, em relação ao projeto manual, um maior A_{V0} , uma maior f_T , uma menor margem de fase, um melhor V_{OUT} , pois o AGSPICE obteve exatamente o valor desejado, ou seja, $V_{DD}/2$, uma maior área e uma menor potência dissipada. Como no caso do modo Micropotência1, o projeto manual obteve potência dissipada



(a)



(b)

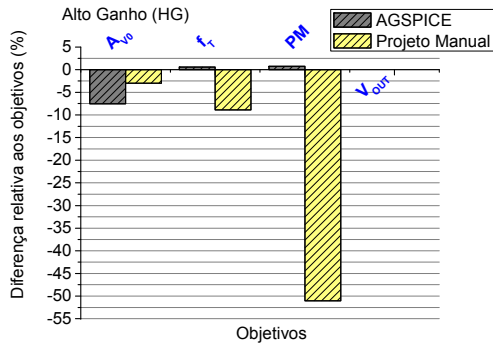
Figura 8: Comparação dos objetivos A_{V0} , f_T , PM e V_{OUT} (a); P_{TOT} e AREA (b) para o modo Micropotência1.

muito acima do valor desejado, quase 150%, enquanto que o AGSPICE obteve potência dissipada apenas 1,3% acima do valor desejado [Figuras 10(a) e 10(b)].

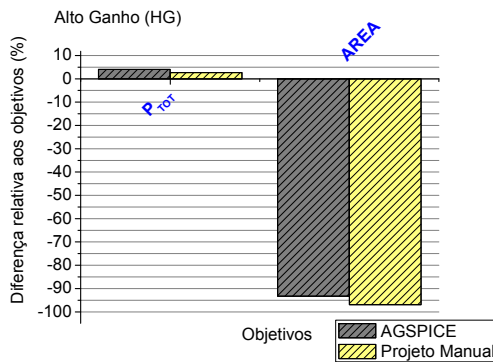
No caso do AGSPICE, com exceção da AREA, cujo peso é igual a zero, a maior diferença é o valor de A_{V0} , que resultou 8,86% superior ao respectivo objetivo, pois o peso adotado foi de apenas 1%.

O resultado mais importante observado nessas comparações é poder verificar que o AGSPICE conseguiu obter resultados sempre mais próximos dos objetivos de projeto em relação aos resultados encontrados pelo projeto manual. Adicionalmente, no projeto desenvolvido manualmente existe uma grande dificuldade de se obter resultados satisfatórios para vários objetivos de projeto ao mesmo tempo, pois quando uma determinada solução manual atende uma determinada especificação, deixa de atender adequadamente uma determinada outra especificação, ao contrário do AGSPICE que, na maioria dos casos, procura atender todas as especificações ao mesmo tempo de forma ponderada.

No caso do projeto manual, observou-se que a grande dificuldade é o compromisso entre a potência dissipada e a resposta em frequência, uma vez que para obter o valor de f_T



(a)



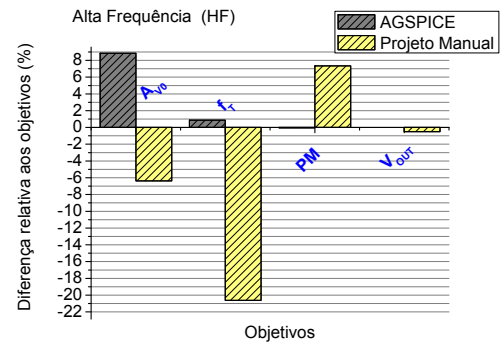
(b)

Figura 9: Comparação dos objetivos A_{V0} , f_T , PM e V_{OUT} (a); P_{TOT} e AREA (b) para o modo HG.

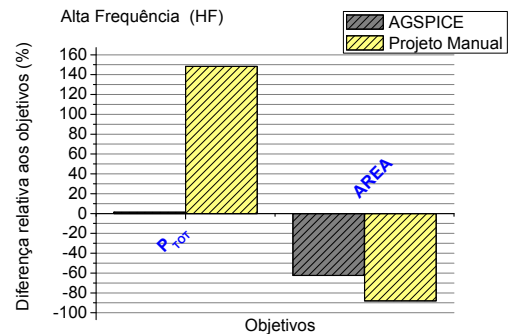
desejado para os modos Micropotência1 e HF houve necessidade de um aumento muito grande no consumo de potência. Portanto, devido ao grande número de variáveis envolvidas, tais como dimensões W e L dos transistores, corrente de polarização (I_{POL}) e tensão de entrada em modo comum de polarização (V_{INPOL}), encontrar soluções satisfatórias para um grande número de objetivos, na grande maioria das vezes, exige muito tempo de simulação e grande experiência do projetista.

O erro máximo encontrado entre os valores desejados para os objetivos de projeto e os resultados obtidos pelo AGSPICE para os OTAs Micropotência1, Micropotência2, HG e HF não ultrapassou 9,0%, com exceção do objetivo AREA, enquanto que o processo manual apresentou quase sempre valores superiores a 20% de erro. Isso mostra que o processo automático alcançou melhores resultados em relação àquelas obtidos pelo processo manual, baseado nas equações de primeira ordem do OTA e, importantíssimo enfatizar, em conhecimento de um projetista iniciante.

A Tabela 5 apresenta os valores recomendados para I_{POL} e V_{INPOL} em função do modo de operação desejado, onde a



(a) (a)



(b) (a)

Figura 10: Comparação dos objetivos A_{V0} , f_T , PM e V_{OUT} (a); P_{TOT} e AREA (b) para o modo HF.

melhor solução em cada modo de operação está identificada pela coluna **Melhor**, a coluna μ_S apresenta o valor médio e a coluna σ_S apresenta o desvio padrão em porcentagem em relação à média das 10 melhores soluções apresentadas pelo AGSPICE ao final do processo de busca.

Tabela 5: Corrente de polarização (I_{POL}) e tensão de polarização (V_{INPOL}) do circuito, em função do modo de operação desejado.

Modo de operação	P_{TOT} (μW)			I_{POL} (μA)			V_{INPOL} (V)			V_{DD} (V)
	Melhor	μ_S	σ_S (%)	Melhor	μ_S	σ_S (%)	Melhor	μ_S	σ_S (%)	
Micropotência1	5,13	5,50	4,41	0,06	0,16	92,41	1,48	1,30	28,17	2,50
Micropotência2	9,66	10,16	5,76	0,91	0,82	26,11	1,09	2,09	25,81	3,00
HG	104,04	102,58	3,73	4,05	9,08	35,32	2,03	1,44	41,86	3,00
HF	29376,56	29349,98	1,88	2409,87	2047,29	29,76	2,91	2,75	17,52	4,00

O valor da corrente de polarização (I_{POL}) está diretamente ligado ao consumo de potência do circuito. Assim, os valores recomendados para este parâmetro devem estar em concordância com os valores de potência estabelecidos como objetivo.

O valor do parâmetro V_{INPOL} (tensão de entrada em modo comum) deve ser adotado de forma que todos os transistores

do circuito operem na região de saturação, especialmente o transistor M10 da fonte de corrente. Dessa forma, podem ser adotados valores menores, maiores ou em torno de $V_{DD}/2$ para este parâmetro, de forma a garantir esta condição, com o objetivo de obter os valores de A_{V0} e a excursão do sinal de saída desejados (Allen e Holberg, 2002).

Verifica-se que as especificações de projeto podem ser atendidas com pequena dispersão, tal como os valores de P_{TOT} destacados em vermelho na Tabela 5. Porém, os valores altos da dispersão de I_{POL} e V_{INPOL} indicam que é possível uma grande variedade de soluções que atendam satisfatoriamente todos os objetivos de projeto.

A Tabela 6 mostra as dimensões dos transistores dos OTAs em função do modo de operação desejado, onde a melhor solução em cada modo de operação está identificada pela coluna **Melhor**, a coluna μ_S apresenta o valor médio e a coluna σ_S apresenta o desvio padrão em porcentagem em relação à média das 10 melhores soluções apresentadas pelo AGSPICE.

Devido à elevada dispersão das dimensões W e L de todos os transistores do circuito do OTA, observada em todos os modos de operação, conclui-se que existem diversas possibilidades para o dimensionamento dos transistores do OTA. Porém, a Tabela 6 mostra que o dimensionamento do par nMOSFET de saída M7-M8, assim como o dimensionamento do comprimento de canal do par pMOSFET de saída M5-M6 são críticos, pois apresentam desvios menores em relação aos demais transistores do circuito. Os valores críticos estão destacados em vermelho na Tabela 6.

Tabela 6: Dimensões dos transistores dos OTAs obtidas pelo AGSPICE para os modos Micropotência1 e Micropotência2 (a); HG e HF (b).

(a)

Transistor	Micropotência1									Micropotência2								
	W (µm)			L (µm)			W/L			W (µm)			L (µm)			W/L		
	Melhor	μ_s	σ_s (%)	Melhor	μ_s	σ_s (%)	Melhor	μ_s	σ_s (%)	Melhor	μ_s	σ_s (%)	Melhor	μ_s	σ_s (%)	Melhor	μ_s	σ_s (%)
M ₁ M ₂	209.6	312.7	58.72	1.9	2.2	50.86	112.67	161.7	67.11	88.4	36.8	71.31	6.1	14.3	45.02	14.4	4.0	145.04
M ₃ M ₄	33.3	106.3	61.86	2.4	3.3	59.48	13.7	48.0	78.24	22.0	57.4	29.23	9.1	8.2	66.67	2.4	9.2	46.02
M ₅ M ₆	77.9	183.1	59.16	1.0	1.2	31.33	74.9	163.4	63.59	11.5	36.4	46.88	18.5	18.3	8.43	0.6	2.0	44.45
M ₇ M ₈	1.4	1.3	21.22	6.5	6.7	65.66	0.2	0.2	37.80	1.0	1.0	0.00	20.0	19.9	0.73	0.1	0.1	0.00
M ₉	146.7	339.9	67.07	10.7	10.8	40.92	13.7	49.3	120.94	98.1	59.4	39.24	17.9	15.4	18.64	5.5	4.0	44.56
M ₁₀	621.2	1613.5	41.74	10.5	7.0	80.96	59.2	136.5	90.16	97.7	75.5	34.61	8.8	8.8	34.04	11.1	10.2	58.81

(b)

Transistor	HG									HF								
	W (µm)			L (µm)			W/L			W (µm)			L (µm)			W/L		
	Melhor	μ_s	σ_s (%)	Melhor	μ_s	σ_s (%)	Melhor	μ_s	σ_s (%)	Melhor	μ_s	σ_s (%)	Melhor	μ_s	σ_s (%)	Melhor	μ_s	σ_s (%)
M ₁ M ₂	423.7	460.7	57.96	1.4	2.1	73.68	294.3	315.6	78.19	444.7	511.2	51.07	2.7	1.7	44.45	167.8	333.4	58.44
M ₃ M ₄	99.2	157.0	45.16	8.8	6.5	38.92	11.2	29.4	74.20	919.4	559.9	53.98	2.2	1.7	45.39	421.8	372.6	58.63
M ₅ M ₆	45.6	104.6	59.18	8.2	5.9	38.32	5.6	22.3	95.88	438.0	505.6	40.85	1.1	1.5	31.50	387.6	403.5	58.66
M ₇ M ₈	3.3	2.9	30.63	16.0	12.7	33.24	0.2	0.2	11.63	58.6	171.9	85.02	3.9	9.6	73.07	14.9	16.2	17.99
M ₉	23.8	449.9	58.53	19.2	12.3	41.15	1.2	50.3	83.94	686.7	548.4	48.95	13.7	11.6	55.20	50.1	53.0	65.35
M ₁₀	111.2	445.5	70.25	19.9	8.3	70.43	5.6	79.5	96.74	836.0	617.3	51.06	16.6	10.9	54.18	50.3	64.0	54.30

6.1 Respostas em Frequência dos OTAs

A Figura 11 apresenta um exemplo do diagrama de Bode (curvas do ganho de tensão e de fase em função da frequên-

cia) para o caso do OTA intitulado de HF, obtido através do simulador SPICE, com a finalidade de validar o comportamento da resposta em frequência dos amplificadores projetados pelo AGSPICE de forma automática.

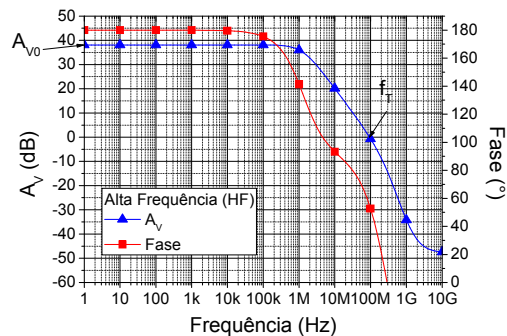


Figura 11: Diagrama de Bode do OTA HF obtido através do AGSPICE.

O comportamento das curvas A_V e fase em função da frequência de todos os OTAs estudados apresentam aspectos e comportamentos similares àqueles encontrados na literatura (Eggermont et al., 1996; Gimenez et al., 2003, 2005, 2006). Além disso, as curvas de ganho de tensão apresentam uma queda de 20 dB/década. Conforme mencionado na literatura, esta característica é fundamental para garantir margem de fase positiva e operação estável dos OTAs projetados.

6.2 Avaliação e mapeamento das soluções

A Figura 12 mostra as curvas de avaliação média dos objetivos em função do número de gerações, para cada modo de operação desejado. O valor médio é calculado para as 10 melhores soluções apresentadas pelo AGSPICE, selecionadas pelo critério do maior valor de avaliação. Note que a função de avaliação consegue atingir praticamente na sua plenitude os objetivos de projeto para os OTAs Micropotência1, HG e HF, com valores de avaliação próximos de 100 e satisfatoriamente os objetivos com relação ao OTA Micropotência2 (90,63), devido à limitação inerente a essa arquitetura de circuito que está de acordo com as dificuldades encontradas durante o projeto manual desse tipo de OTA.

A Figura 13 apresenta um exemplo do mapeamento do ganho de tensão DC em malha aberta (A_{V0}) em função do número de gerações de todos os OTAs estudados, o qual representa uma das características que se refere à resposta em frequência. Pode-se reparar também que o AGSPICE foi capaz de encontrar as soluções para as especificações de A_{V0} de todos os OTAs analisados com erro máximo em torno de 8,9% em relação aos valores desejados [ver Tabelas 1(a) e 1(b)],

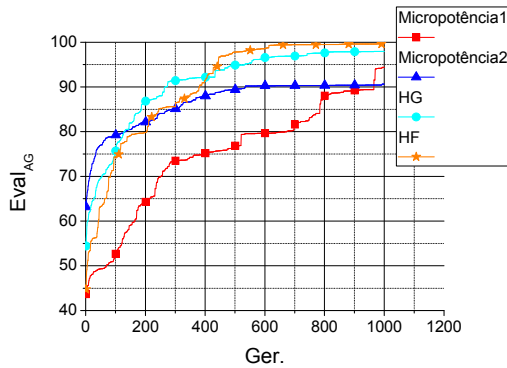


Figura 12: item Curvas da função de avaliação dos objetivos em função do número de gerações do processo AG dos OTAs analisados.

com exceção do OTA Micropotência2. Neste caso, o valor de A_{V0} do OTA HF atinge um valor de 38,1 dB, valor levemente superior ao valor objetivo de 35 dB. No caso do OTA Micropotência2, o valor de A_{V0} obtido atinge 61,38 dB, valor 23,3% inferior ao valor desejado de 80 dB. Neste caso, as equações básicas do circuito mostram que, dada a tecnologia utilizada, a topologia do OTA e as restrições de projeto adotadas, o valor máximo para o valor de A_{V0} se situa em torno do valor encontrado pelo AGSPICE.

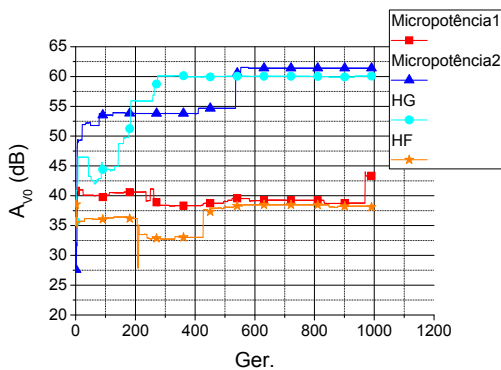


Figura 13: Curvas do ganho de tensão em malha aberta (A_{V0}) em função do número de gerações.

Por meio dessa ferramenta de auxílio ao projeto de circuitos analógicos é possível também mapear as dimensões (W e L) e o regime de inversão de cada transistor que compõe cada um dos OTAs estudados. A Tabela 7 resume os regimes de inversão do canal dos transistores do circuito, em função do modo de operação desses OTAs. Alguns dos resultados obtidos para os regimes de inversão dos transistores dos OTAs estão de acordo com a literatura (Eggermont et al., 1996; Gimenez et al., 2003, 2005, 2006; Silveira et al., 1996), como

por exemplo a tendência do par diferencial do modo HF ser polarizado próximo à região de inversão forte e próximo à região de inversão fraca no modo Micropotência1. Porém os resultados dos regimes de inversão dos demais transistores (espelhos e corrente pMOSFETs e nMOSFETs) ainda não são reportados na literatura e, devido à dificuldade do projeto manual, estes resultados dificilmente poderiam ser obtidos pelo projeto tradicional (manual).

Tabela 7: Regimes de inversão do canal dos transistores, em função do modo de operação desejado.

Modo de operação	Regimes de inversão do canal dos transistores			
	Par diferencial M1-M2	Espelho nMOSFET M7-M8	Espelho da fonte de corrente M9-M10	Espelhos pMOSFETs M3-M5 e M4-M6
Micropotência1	Região de inversão Fraca	Região de inversão Moderada próxima do Centro para próxima da Forte	Região de inversão Fraca	Região de inversão Fraca para próxima da Moderada
Micropotência2	Início para o centro da região de inversão Moderada	Região de inversão Moderada próxima do Centro para próxima da Forte	Região de inversão Moderada próxima da Fraca para próxima do Centro	Região de inversão Moderada próxima da Fraca para o Centro
HG	Final da região de inversão Fraca para início da Moderada	Final da região de inversão Moderada para início da Forte	Centro da região de inversão Moderada para próxima da Forte	Centro da Região de inversão Moderada
HF	Região de inversão Moderada próxima do Centro para próxima da Forte	Região de inversão Forte	Região de inversão Forte próxima da Moderada	Final da região de inversão Moderada para início da Forte

7 DISCUSSÃO

Verifica-se, pela Tabela 6, que o modo de operação Micropotência1 tende a apresentar os valores de $L_{3,4}$ e $L_{5,6}$ menores que os demais modos analisados e apresentam os valores das razões de aspecto $(W/L)_{3,4}$ e $(W/L)_{5,6}$ relativamente altos em comparação com os modos Micropotência2 e HG. Estes fatores estão relacionados à obtenção de valores baixos para a área dos transistores M4 e M6, assim como a polarização dos espelhos pMOSFETs na região de inversão fraca, especialmente o transistor M4. A redução dessas capacitâncias intrínsecas do circuito do OTA, assim como a elevação do valor da transcondutância do transistor M4 (g_{m4}) permitem um significativo aumento da margem de fase e podem levar à redução do valor da AREA.

Pela Tabela 6, pode-se observar também que, nos modos de operação que apresentam os maiores valores de A_{V0} (OTAs Micropotência2 e HG) os valores para os comprimentos de canal dos transistores de saída ($L6$ e $L8$), tanto das soluções médias como das melhores soluções, são maiores do que para os modos de operação que apresentam menores valores de A_{V0} (OTAs Micropotência1 e HF). Dessa forma, deve-se adotar os comprimentos de canal dos transistores de saída ($L6$ e $L8$) do OTA tão altos quanto possível, com o objetivo de obter alto ganho de tensão (A_{V0}), pois quanto maiores são os comprimentos de canal dos transistores de saída do OTA,

maiores os valores correspondentes das resistências de saída e das tensões Early (V_{A6} e V_{A8}).

Pode-se notar também que o modo HG tende a apresentar o valor da largura de canal do par diferencial ($W_{1,2}$) e a razão de aspecto (W/L) $_{1,2}$ significativamente maiores que os modos Micropotência1 e Micropotência2, devido à necessidade de polarização do par diferencial na região de inversão fraca, com o objetivo de alcançar alto ganho de tensão (A_{V0}), embora o valor do ganho objetivo do modo HG (65 dB) seja menor que o valor do ganho objetivo do modo Micropotência2 (80 dB). Isto ocorre porque além da necessidade de alcançar alto ganho de tensão, que requer a polarização do par diferencial na região de inversão fraca, também existe a necessidade de obter um valor moderado para a frequência de operação do circuito do OTA HG, significativamente maior que no modo Micropotência2, o que implica em maior potência dissipada e maior corrente do par diferencial ($I_{DS1,2}$), em relação ao modo Micropotência2. Dessa forma, a corrente normalizada do par diferencial [$(I_{DS}/W/L)$] $_{1,2}$ na região de inversão fraca requer alto valor para $W_{1,2}$ e (W/L) $_{1,2}$, devido ao alto valor de $I_{DS1,2}$.

No modo de operação HG, verifica-se também que o valor do comprimento de canal do par diferencial $L_{1,2}$ tende a apresentar dimensões próximas do valor mínimo estabelecido para o processo de busca do AGSPICE, sendo o valor médio igual a 2,1 μm e a dimensão mínima do comprimento de canal limitada em 1,0 μm . Utilizar valores baixos de comprimento de canal para o par diferencial ($L_{1,2}$), em vez de utilizar valores altos para a largura de canal ($W_{1,2}$), com o objetivo de obter valores altos para a razão de aspecto [(W/L)] $_{1,2}$, permite aumentar a margem de fase, devido à redução da área e das capacitâncias intrínsecas associadas ao par diferencial.

Como no modo HF o valor do ganho de tensão é baixo, os valores de L6 e L8 não necessitam ser elevados. Assim, os valores de L6 e L8 tendem a ser menores em relação aos outros OTAs e como o par M7-M8 tende a ser polarizado em direção à região de inversão forte, apresenta valores baixos para o parâmetro (W/L) $_{7,8}$. Os valores baixos de $L_{5,6}$ e $L_{7,8}$ podem ser um compromisso com a margem de fase, pois a redução de área dos transistores M5, M7 e M8 permitem reduzir a capacitância interna do nó 2, conforme mostra a Figura 1 anterior do circuito do OTA, possibilitando aumentar a margem de fase.

O mapeamento realizado para o modo HG mostra que é possível aumentar levemente o valor de f_T sem aumentar o valor da corrente do par diferencial, $I_{DS1,2}$, e sem aumentar o consumo de potência (P_{TOT}). Neste caso, a polarização do par diferencial na região de inversão fraca permite a obtenção de valores altos para (g_m/I_{DS}) $_{1,2}$, elevando o valor de f_T ,

conforme mostra a equação (4) anterior de primeira ordem do OTA.

O mapeamento realizado para o modo HF mostra que a polarização do par diferencial da região de inversão forte para a região de inversão moderada, além do ajuste adequado do fator de ganho dos espelhos de corrente pMOSFETs ($B_{4,6}$), de 0,59 a 1,9 neste caso, são fundamentais para a obtenção do valor de f_T desejado.

Na Tabela 6, nota-se que as melhores soluções dos modos HG e HF para os valores do comprimento de canal L10 do transistor de saída da fonte de corrente do par diferencial (M10) são altos, ou seja, próximos de 20 μm . Este resultado é muito conveniente, pois quanto maior o valor de L10, menor a variação da corrente de saída (I_O), com relação à tensão entre dreno e fonte (V_{DS}) do transistor M10.

O mapeamento das variáveis de entrada mostra que o espelho de corrente nMOSFET formado pelos transistores M7 e M8 deve operar em direção à região de inversão forte, com o objetivo de alcançar o valor de V_{OUT} estabelecido como objetivo de projeto. Dessa forma, todos os modos analisados apresentam baixos valores para a largura de canal do par M7-M8 ($W_{7,8}$), com o objetivo de obter baixos valores para as razões de aspecto (W/L) $_{7,8}$, de forma a alcançar o valor de V_{OUT} próximo de $V_{DD}/2$. Este processo induz o par M7-M8 ser polarizado em direção à região de inversão forte e pode contribuir para a redução da AREA.

8 CONCLUSÃO

Este trabalho teve como objetivo principal desenvolver um sistema evolucionário de otimização baseado em Algoritmos Genéticos que, integrado computacionalmente ao simulador de circuitos SPICE, permitiu uma melhor compreensão do comportamento das condições de polarização (I_{POL} , V_{INPOL}), dos regimes de inversão [$I_{DS}/(W/L)$] e, consequentemente, das dimensões dos transistores (W , L , e W/L) para diferentes modos de operação do OTA CMOS de um único estágio e uma única saída.

O tempo de desenvolvimento do projeto dos OTAs pelo sistema AGSPICE proposto se mostrou factível e promissor. Portanto, acredita-se que o AGSPICE possa ser uma ferramenta útil para reduzir o tempo e o custo do projeto de circuitos integrados analógicos, principalmente para projetistas iniciantes. Adicionalmente, espera-se que o AGSPICE possa permitir ao projetista um melhor entendimento sobre o comportamento do OTA e como as regiões de inversão e as dimensões dos transistores de cada bloco do amplificador se comportam para um determinado objetivo de projeto.

Como trabalhos futuros, vislumbram-se as seguintes possibilidades de investigação científica: (1) Desenvolvimento dos leiautes dos dispositivos desenvolvidos e simulados pelo AGSPICE para posterior medição e validação em bancada (por exemplo, por meio do Programa Educacional MOSIS); (2) Inclusão de outros objetivos de projeto na função de avaliação do AGSPICE, tais como o *slew rate* e a razão de rejeição em modo comum (CMRR); (3) Estudo sobre novas formas de avaliação do sistema AGSPICE que não estejam baseadas em uma função de agregação de objetivos, mas sim em análises de superfícies de Pareto com múltiplos objetivos, tais como o procedimento NSGA (“*Non-dominated Sorting Genetic Algorithm*”) (Deb, 2008); e (4) Implementação de novas topologias de OTAs CMOS e outros circuitos que também fazem parte dos blocos básicos de CIs analógicos.

REFERÊNCIA BIBLIOGRÁFICA

- Allen, P. E.; Holberg, D. R. “CMOS Analog Circuit Design”. New York: Oxford University Press, 2002. 775p.
- Ando, S.; Iba, H. “Analog Circuit Design with a Variable Length Chromosome”. IEEE Proceeding of the 2000 Congress on Evolutionary Computation, USA, p 994-1001, 2000.
- Barros, M.; Neves, G.; Guilherme, J.; Horta, N. “An Evolutionary Optimization Kernel with adaptive Parameters Applied to Analog Circuit Design”. International Symposium on Signals, Circuits and Systems, 2005 (ISSCS 2005), pp. 545-548 v.2 July 14-15, 2005.
- Coello, Carlos A.; Lamont, Gary B.; Veldhuizen, David A. Van. “Evolutionary Algorithms for Solving Multi-Objective Problems”. Editora: SPRINGER VERLAG NY, 2007.
- Cortes, F. D. R. P. “Modelagem e Projeto de Módulos Amplificadores e Comparadores em Tecnologia CMOS 0,35 μ m”. 2003, 124 f. Dissertação (Mestrado em Ciência da Computação) - UNIVERSIDADE FEDERAL DO RIO GRANDE DO SUL, Porto Alegre.
- Deb, K. “Multi-Objective Optimization using Evolutionary Algorithms”. Editora: Wiley, 2008.
- Eggermont, J. P.; Ceuster, D. D.; Flandre, D.; Gentinne, B.; Jespers, P. G. A.; Colinge, J. P. “Design of SOI CMOS Operational Amplifiers for Applications up to 300°C”. In: IEEE JOURNAL OF SOLID-STATE CIRCUITS, VOL. 31, N. 2, FEBRUARY 1996.
- Gimenez, S. P.; Pavanello, M.; Martino, J.; Flandre, D. “Gain improvement in operational transconductance amplifiers using Graded-Channel SOI nMOSFETS”. Microelectronics (Luton) (Cessou em 1978. Cont. ISSN 0959-8324 Microelectronics Journal), Oxford, United Kingdom, v. 37, n. 1, p. 31-37, 2006.
- Gimenez, S. P.; Pavanello, M. A.; Martino, J. A.; Flandre, D. “Implementation of High Performance Operational Transconductance Amplifiers using Graded-Channel SOI nMOSFETS”. In: 12th International Symposium on Silicon-on-Insulator Technology and Devices, 2005, Quebec - Canada. Silicon-on-Insulator Technology and Devices XII - Proceedings of the International Symposium. Pennington, NJ, USA : Electrochemical Society, Inc., 2005. v. 2005-3. p. 69-74.
- Gimenez, S. P.; Pavanello, M. A.; Martino, J. A. “Design of Operational Transconductance Amplifiers with Improved Gain by Using Graded-Channel SOI nMOSFETS”. In: 16th Symposium on Integrated Circuits and System Design, SBCCI 2003, São Paulo. SBCCI-2003 - Chip in Sampa. CA - USA : IEEE Computer Society, 2003. v. 1. p. 26-31.
- Goldberg, D. E. “Genetic Algorithms in Search, Optimization, and Machine Learning”. 27 ed., EUA: Editora Addison Wesley Longman, Inc., 1989.
- McConaghy, T.; Palmers, P; Gao, P; Steyaert, M.; Gielen, G. “Variation-Aware Analog Structural Synthesis: A Computational Intelligence Approach”. Editora: Springer, 2009.
- Microsoft Visual Studio 2008 Version 9.0.21022.8 RTM. Microsoft .NET Framework Version 3.5 SP1.
- Parâmetros SPICE BSIM3 versão 3.1. Data: 22 de Dezembro de 2009, lote: T99J. Disponível em: <http://www.mosis.com/cgi-bin/cgiwrap/umosis/swp/params/ami-c5/t99j-params.txt>.
- Rego, T. T. do; Gimenez, S. P. and Thomaz, C. E. “Mapping and understanding the multivariate and multi-objective optimization behavior of a SOI CMOS OTA using genetic algorithms”. In proceedings of the 9th Students Forum on Microelectronic SForum’09, 4pp., Natal, Rio Grande do Norte, Brazil, August 31st – September 3rd 2009.
- Santini, C. “Desenvolvimento de uma plataforma reconfigurável analógica para a evolução intrínseca de circuitos”. 118 f. Thesis (Masters in Electrical Engineering) – Electrical Engineering Department – Pontifícia Universidade Católica do Rio de Janeiro, Rio de Janeiro, 2001.
- Silveira, F.; Flandre, D. and Jespers, P. G. A. “A g_m/I_D Based Methodology for the Design of CMOS Analog Circuits and Its Application to the Synthesis of a Silicon-on-Insulator Micropower OTA”. IEEE JOURNAL OF

SOLID-STATE CIRCUITS, VOL. 31, N. 9, SEPTEMBER 1996.

Spice Opus (c) version 2.31. Revision: 175. Circuit Simulator. Date Built: Oct 14 2009. University of Ljubljana Slovenia. Faculty of Electrical Engineering. Group for Computer Aided Design. <http://www.spiceopus.si><http://www.spiceopus.si>.

Tuma, T.; Búrmen, Á. "Circuit Simulation with SPICE OPUS Theory and Practice". Birkhäuser Boston, 2009.

Wójcikowski, M.; Jacek, G.; Bialko, M. "System for Optimization of Electronic Circuit Using Genetic Algorithm". 3rd IEEE international conference on electronics, circuits and systems (ICECS'96), Rodos, Greece, pp. 247-250, October 13-16, 1996.

Zebulum, R. S.; Pacheco, M. A. C.; Vellasco, M. M. B. R. "Evolutionary Electronics: Automatic Design of Electronic Circuits and Systems by Genetic Algorithms". EUA: Editora CRC, 2002.